

システム・デザイン・フォーラム2012

LPB相互設計セミナー

競争力を創出する

LPB標準フォーマットの流通と活用

～EDAツールのデモとユーザによる活用方法の議論～

日時:2012年 11月 15日(木) 15:45～17:00

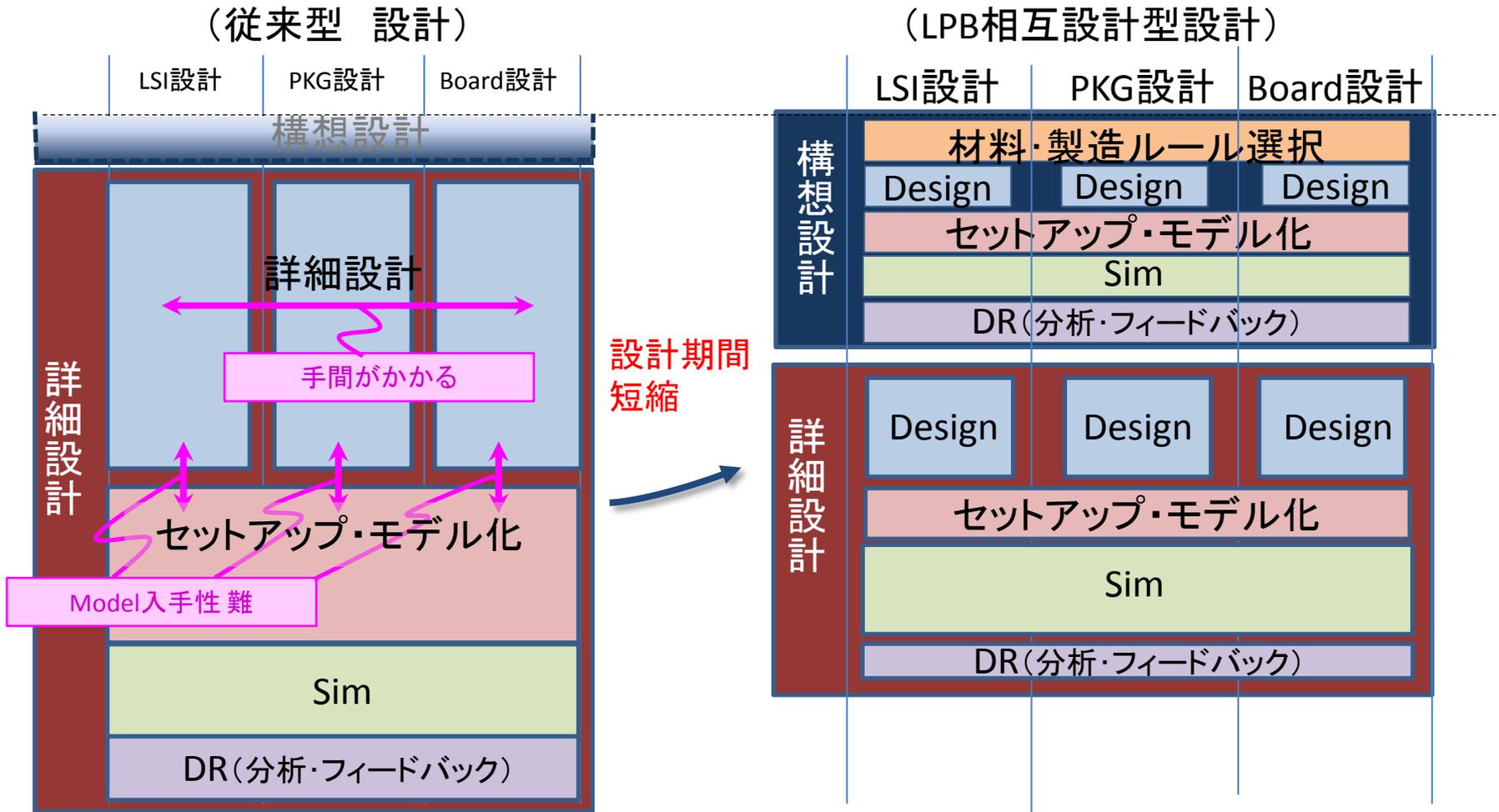
場所:パシフィコ横浜 アネックスホール F201



図1 出演者紹介

| 出演者氏名 | 会社名・所属・役職 |
|-------|----------------------------------------------------------------------------------------------------------|
| 福場 義憲 | JEITA EDA技術専門委員会 LPB相互設計WG 主査 (株)東芝 セミコンダクター&ストレージ社 アナログ・イメージングIC事業部設計技術開発部 設計インフラ技術担当参事 |
| 富島 敦史 | JEITA EDA技術専門委員会 LPB相互設計WG 広報SWG 主査 (株)東芝 セミコンダクター&ストレージ社 アナログ・イメージングIC事業部設計技術開発部 設計インフラ技術担当 主務 |
| 中川 祐之 | JEITA EDA技術専門委員会 LPB相互設計WG フォーマットSWG 主査 富士通VLSI(株)ASIC・COT開発統括部 第3設計部 プロジェクト課長 |
| 金子 俊之 | トッパンNECサーキットソリューションズ 管理本部設計部マネージャー |
| 林 靖二 | キャノン株式会社 生産技術研究所 実装技術第3研究室 主任研究員 |
| 古賀 一成 | (株)図研 技術本部 ELNセクション チーフ・エンジニア |
| 村田 洋 | (株)ジェム・デザインテクノロジーズ 代表取締役 |
| 門田 和博 | ステイシフト株式会社 技術部 シニア・テクニカルマーケティング & エンジニア |

図2-1 LPB相互設計型フロー

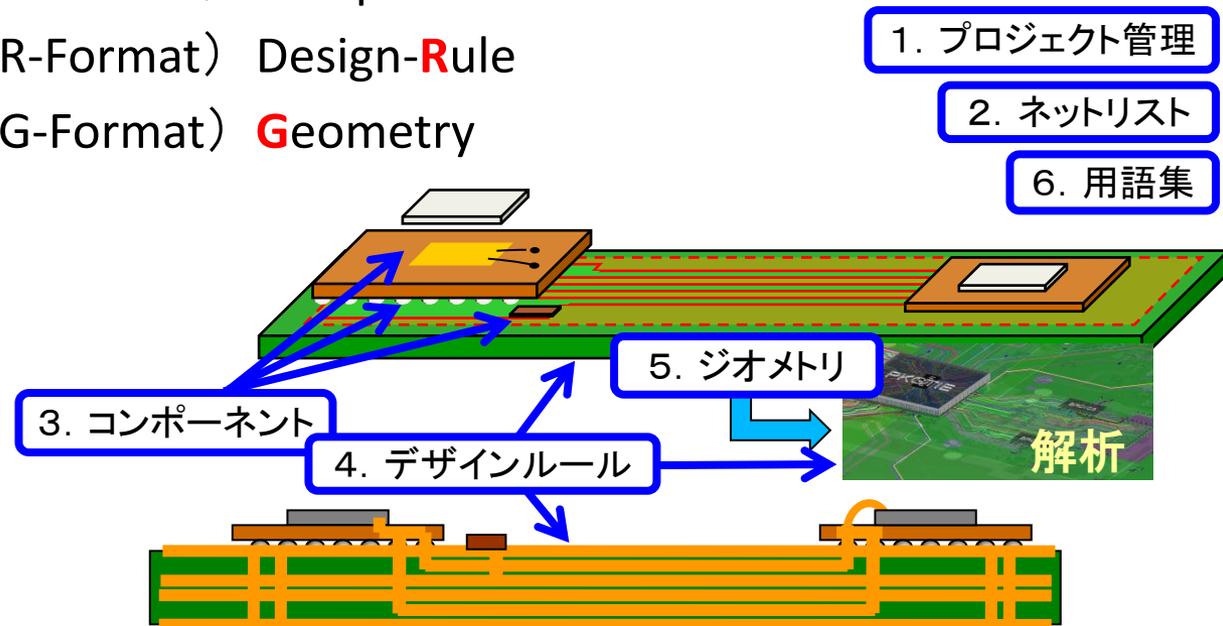


■ LSI-Package-Board間、設計-解析間の情報流通を円滑にし、設計期間短縮を実現する

図2-2 JEITA LPB標準フォーマット

JEITA LPB標準フォーマットとして5つのファイルと用語集を策定

1. プロジェクト管理 (M-Format) **M**anagement
2. ネットリスト (N-Format) **N**etlist
3. コンポーネント (C-Format) **C**omponent
4. デザインルール (R-Format) Design-**R**ule
5. ジオメトリ (G-Format) **G**eometry
6. 用語集



N-Format、G-FormatはそれぞれVerilog-HDL、XFLを流用し、
それ以外は独自フォーマットを作り、XMLで表現。

図2-3 LPB相互設計WG ホームページ

LPB相互設計のwebページから、標準フォーマット Ver2.0を公開

http://www.jeita-edatc.com/wg_lpb/home/lpb.html

The screenshot shows the LPB website homepage. At the top is the LPB logo and the text 'LSI-Packagage-Board'. Below this is a navigation menu with items: '背景と目的', 'LPB相互設計WGについて', 'JEITA LPB 標準フォーマット', '活用メリット', and '適用事例'. A large purple banner in the center reads 'LPB標準フォーマット Ver. 2.0 公開'. To the right of the banner is a 'Change to English' button and logos for JEITA (Japan Electronic Information Technology Association) and edefair. Below the banner is a '情報更新' (Information Update) section with a list of news items from 2011 to 2012. At the bottom of the screenshot is a diagram of an LSI-Packagage-Board with numbered callouts: ① プロジェクト管理, ② ネットリスト, ③ コンポーネント, ④ デザインルール, ⑤ ジオメトリ, and ⑥ 用語集. The diagram also includes a '解析' (Analysis) box.

図2-4 EDS Fair 2011Nov で事例発表

LPBメンバーによる設計事例

従来方式とLPBフォーマット方式、それぞれで実際に設計することで比較

■従来方式担当

キヤノン

■LPB方式担当

・Chip A

LSI : ソニー
パッケージ : 富士通
リコー

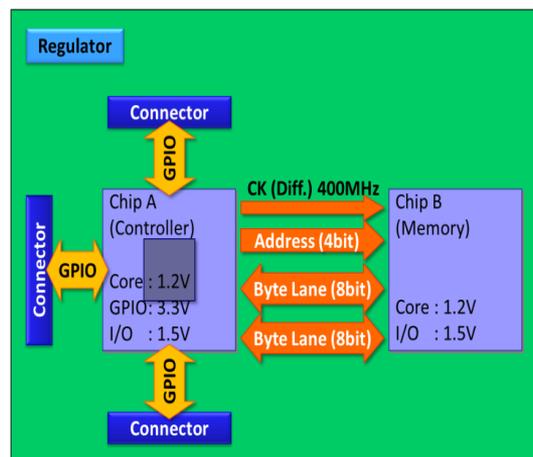
・Chip B

LSI : 東芝
パッケージ : 図研

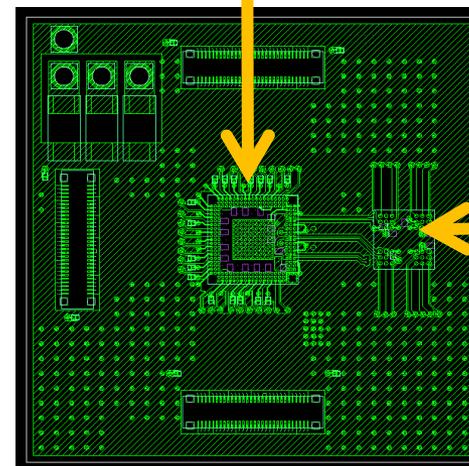
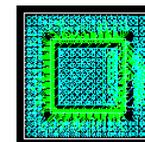
・ボード : トッパンNEC
パナソニック

・検証 : デンソー

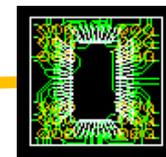
DDRをモチーフとして設計



Chip A



Chip B



LPBフォーマットで仕様書やり取り

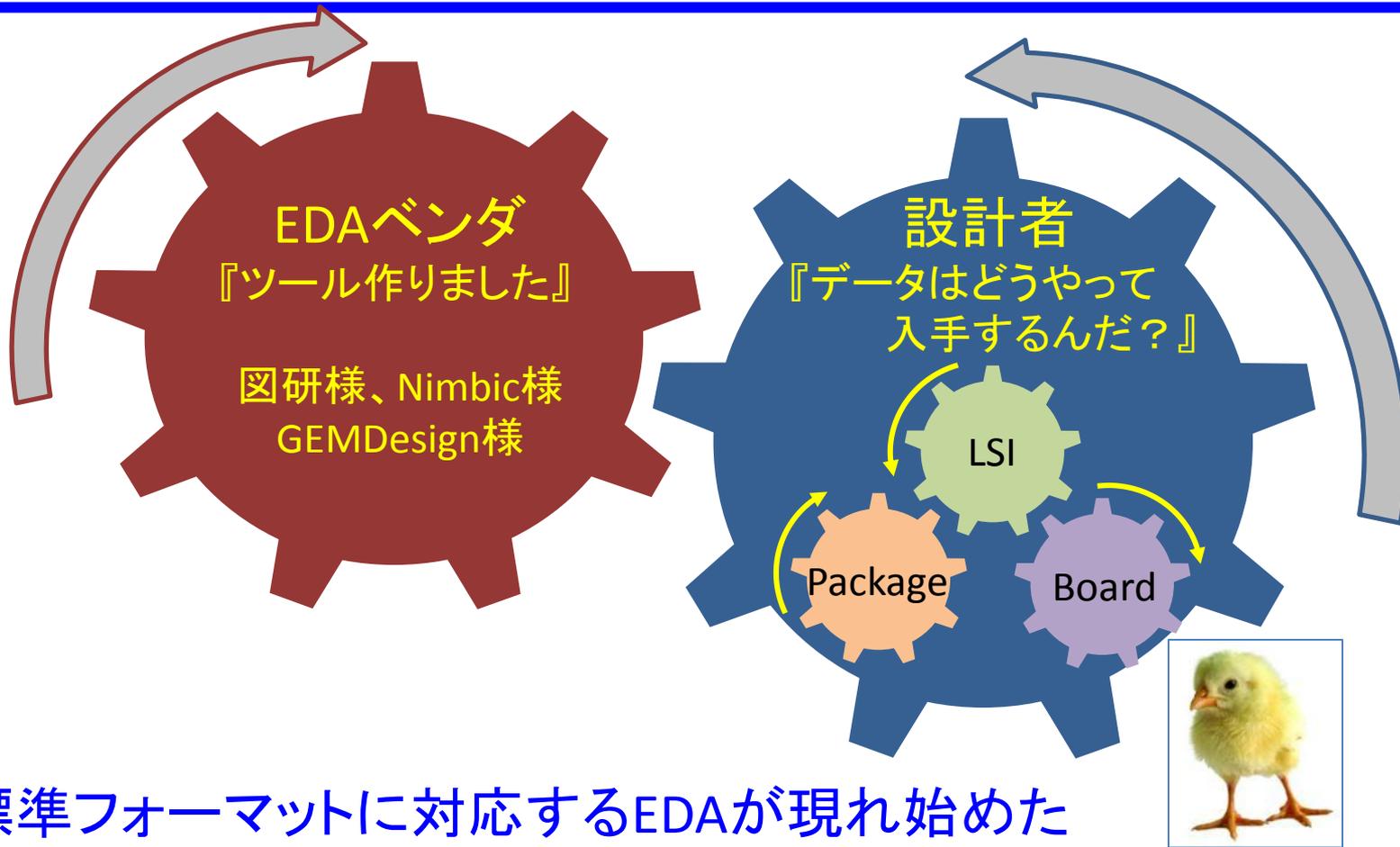
★ LPB標準フォーマットを適用することのメリットを確認。

図2-5 EDS Fair 2011Nov 終了時の課題



LPB標準フォーマット普及における問題点
⇒ 対応するツールがない

図2-6 現在の課題



標準フォーマットに対応するEDAが現れ始めた
⇒どうやって使っていくのか？

図2-7 JEITA LPB標準フォーマット概要

| フォーマット名 | 概要 | フォーマットの書式 |
|------------------------|------------|-----------------------------------------------|
| プロジェクト管理 (M-Format) | 設計各部の履歴 | 既存フォーマットを調査した た |
| ネットリスト (N-Format) | ネット接続表現+VG | （既存） を追加 |
| コンポーネント (C-Format) | 部品・制約・端子 | 既存フォーマットを調査した た |
| デザインルール (R-Format) | 設計ルール・材料特性 | 既存フォーマットを調査した た |
| ジオメトリ (G-Format) | 解析用形状データ | L Ver1.0(既存) を認められたフォーマット ドネーション頂いています。 |

図3-1 Tool紹介 (GEM design)

□ 構想設計専用ツール

- ライブラリレス
- 超階層設計

□ R,C,Gフォーマットの入出力をサポート

- デザインルール発設定 (R-in)
- 構想段階SI/PI解析を支援 (G-out)
- 詳細ツールとの連携強化 (C-out)
- 貴社独自のフロー構築を支援 (R,G,C各in/out)



GemPackage

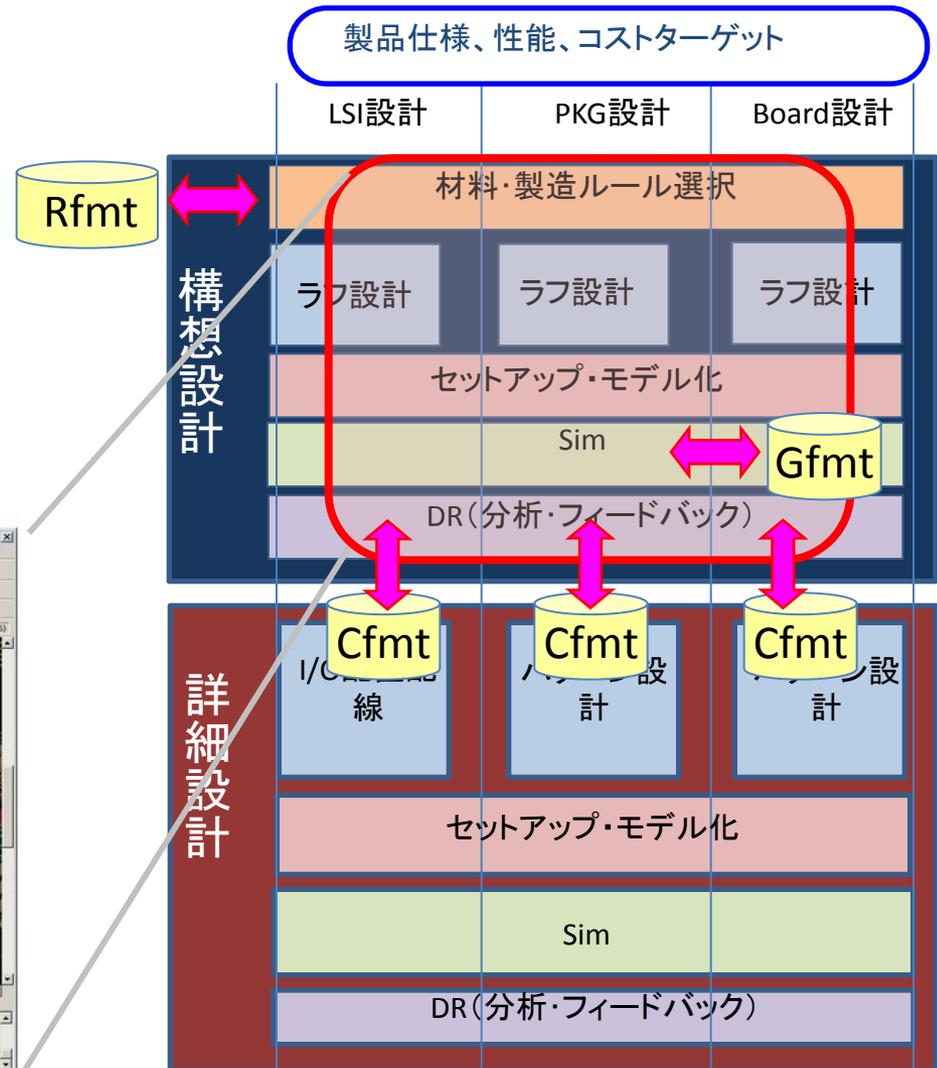
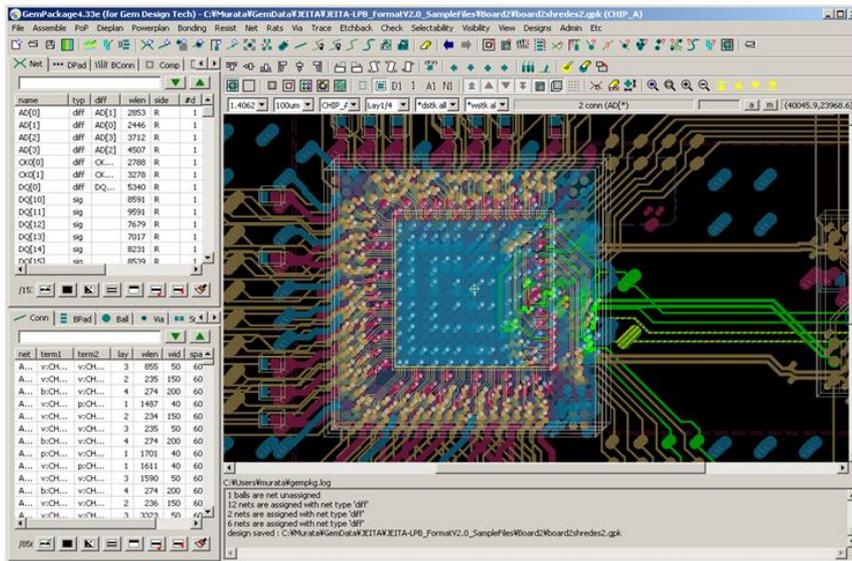
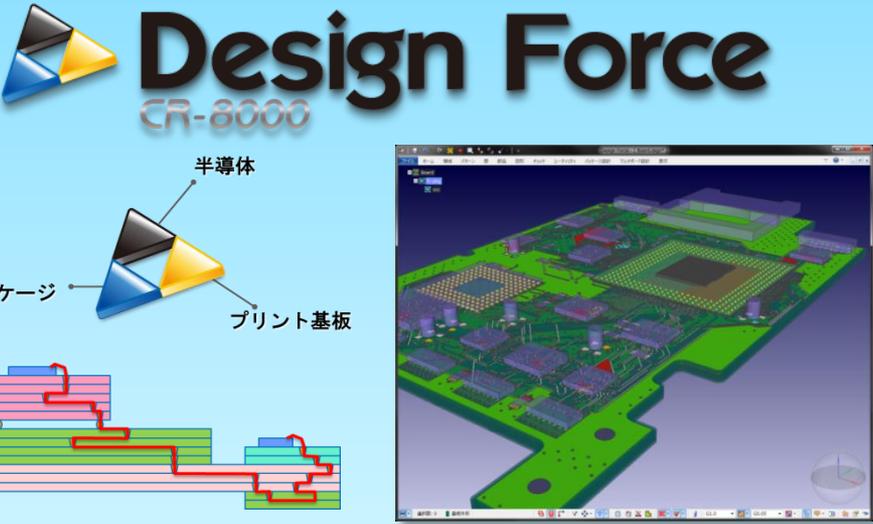


図3-2 Tool紹介 (Zuken)

CR-8000 Design Force - LSI/PKG/PCB全体協調設計環境



Design Force
CR-8000

半導体
パッケージ
プリント基板

- SoC/PKG協調設計
- 混在テクノロジーによるマルチオブジェクト階層設計
- 3次元実装による大規模複合デバイス設計
- あらゆる設計プロセスに対応
- システム視点での信号のトレーサビリティ

| | LSI設計 | PKG設計 | Board設計 |
|------|----------------|--------|---------|
| 構想設計 | 材料・製造ルール選択 | | |
| | ラフ設計 | ラフ設計 | ラフ設計 |
| | セットアップ・モデル化 | | |
| | Sim | | |
| | DR(分析・フィードバック) | | |
| 詳細設計 | パターン設計 | パターン設計 | パターン設計 |
| | セットアップ・モデル化 | | |
| | Sim | | |
| | DR(分析・フィードバック) | | |

図3-3 Tool紹介 (Nimbic)



nWave



nApex



nVolt



nCloud

- M,G-Formatサポートにより容易に協調設計モデルを作成・解析

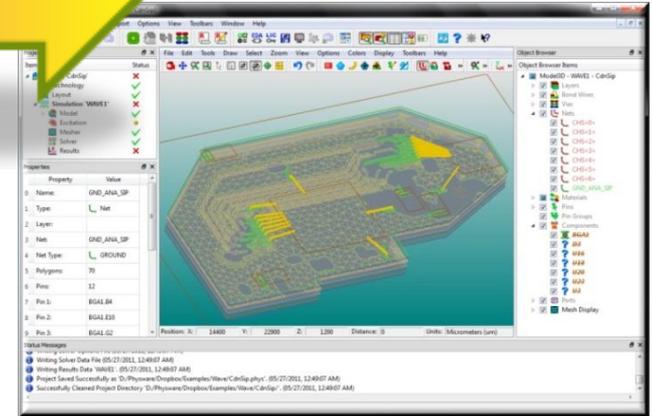
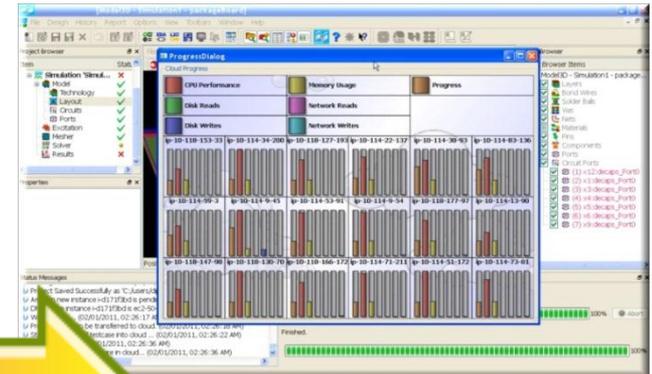
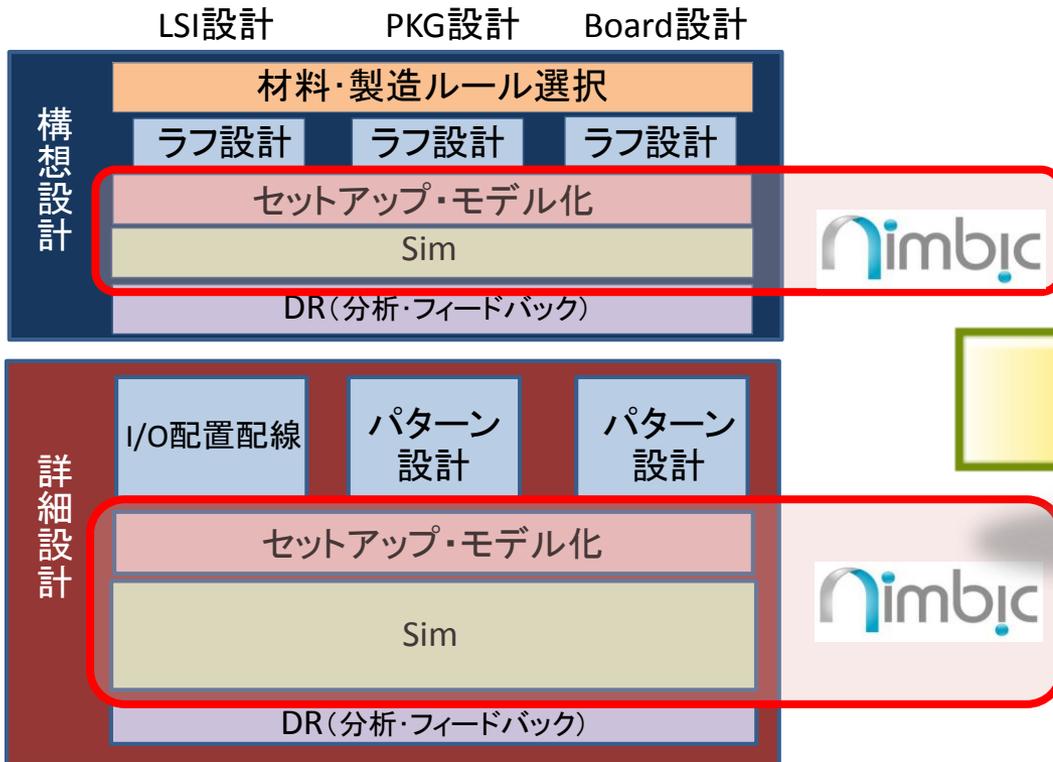
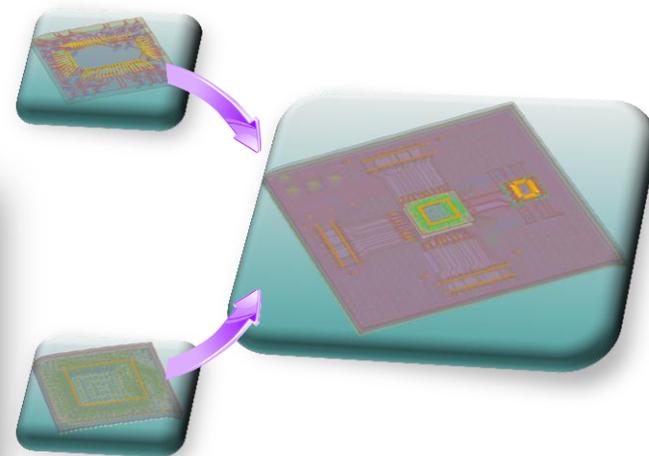
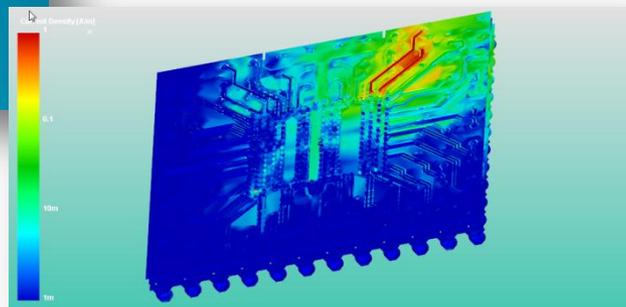
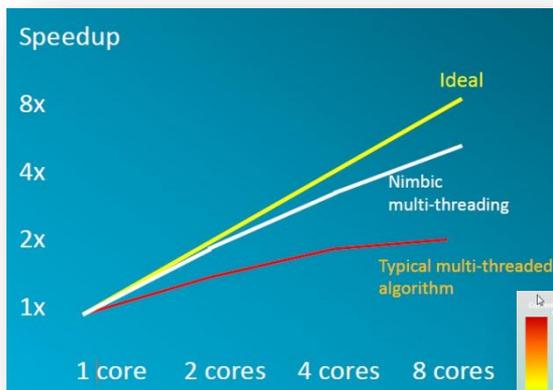
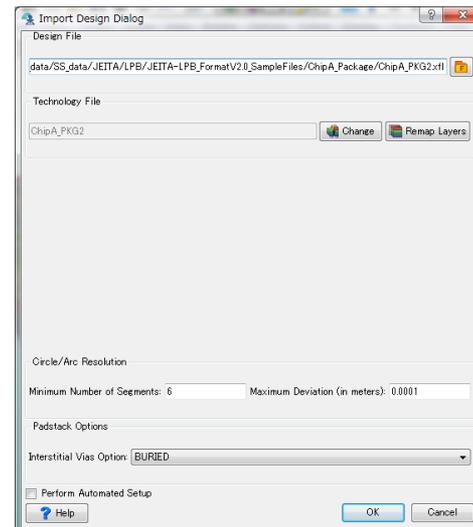


図3-3 Tool紹介 (Nimbic)

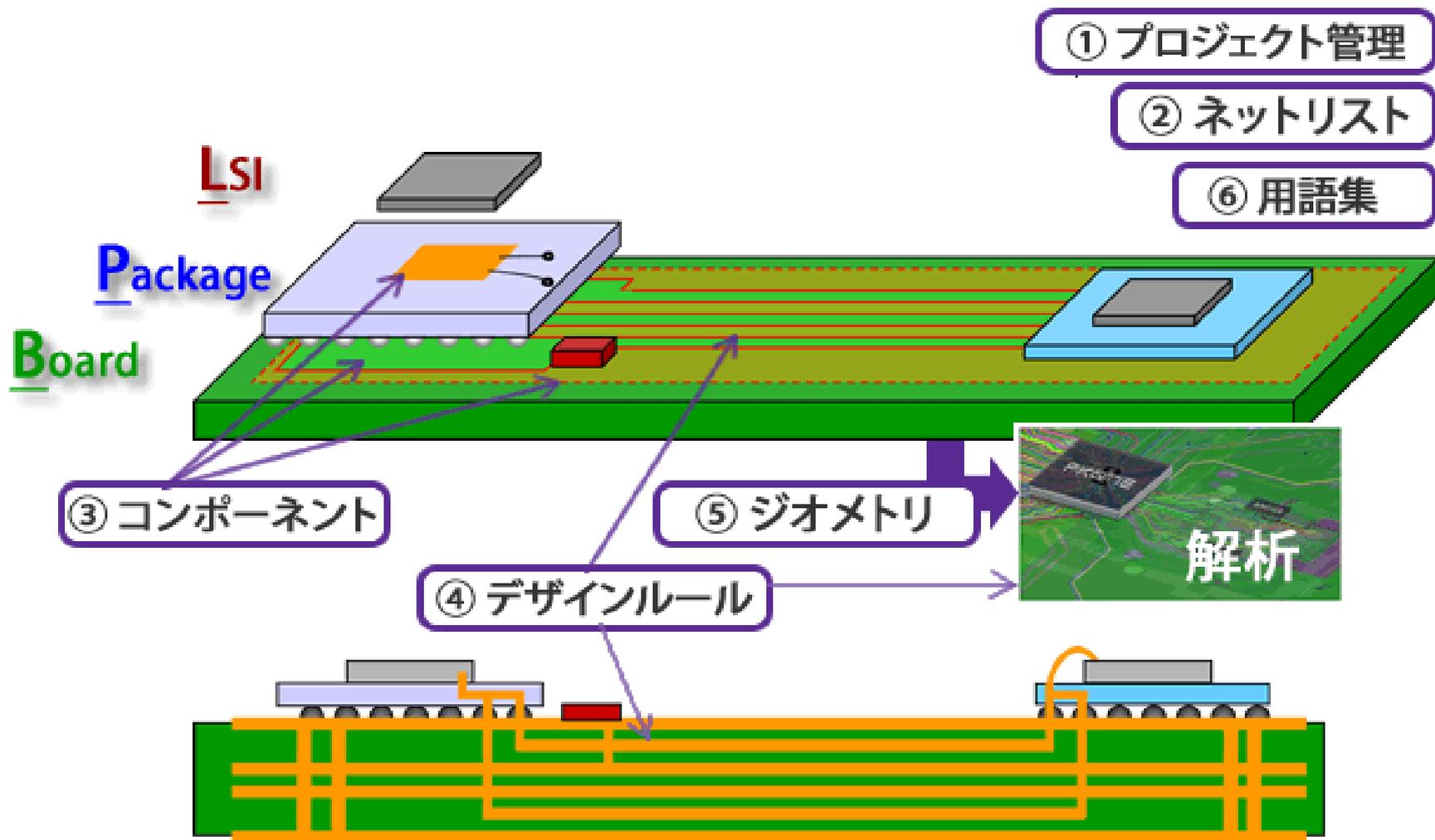
■ Importダイアログから容易にLPBフォーマットを Importして解析モデル作成・解析

➤ 特徴

- Package/PCB特性解析に特化した3D電磁界解析ツール
- 独自の高速境界要素法による高速な大規模モデルの解析
- 3D電磁界ソルバにより、BGA, Bondwire, リードフレームの解析も可能
- Cloud Computingによる大規模モデルの超高速解析

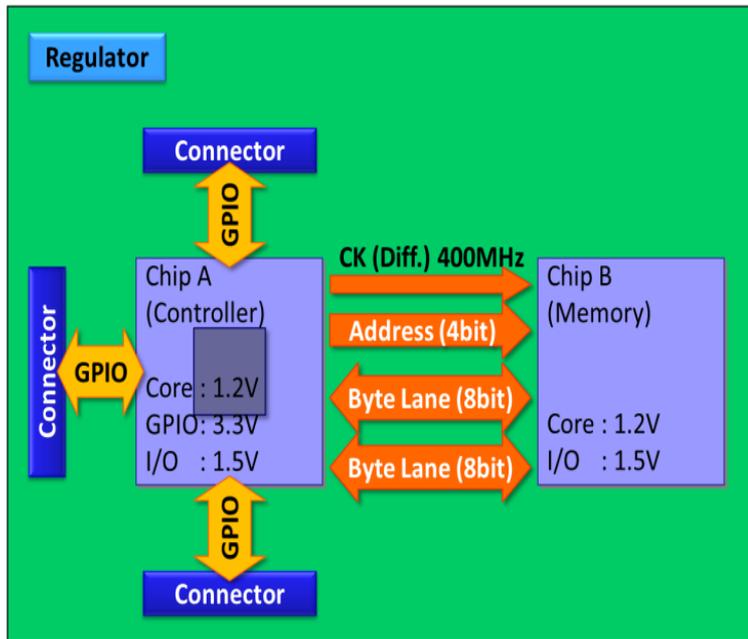


付録A 冊子図1: JEITA LPB標準フォーマット

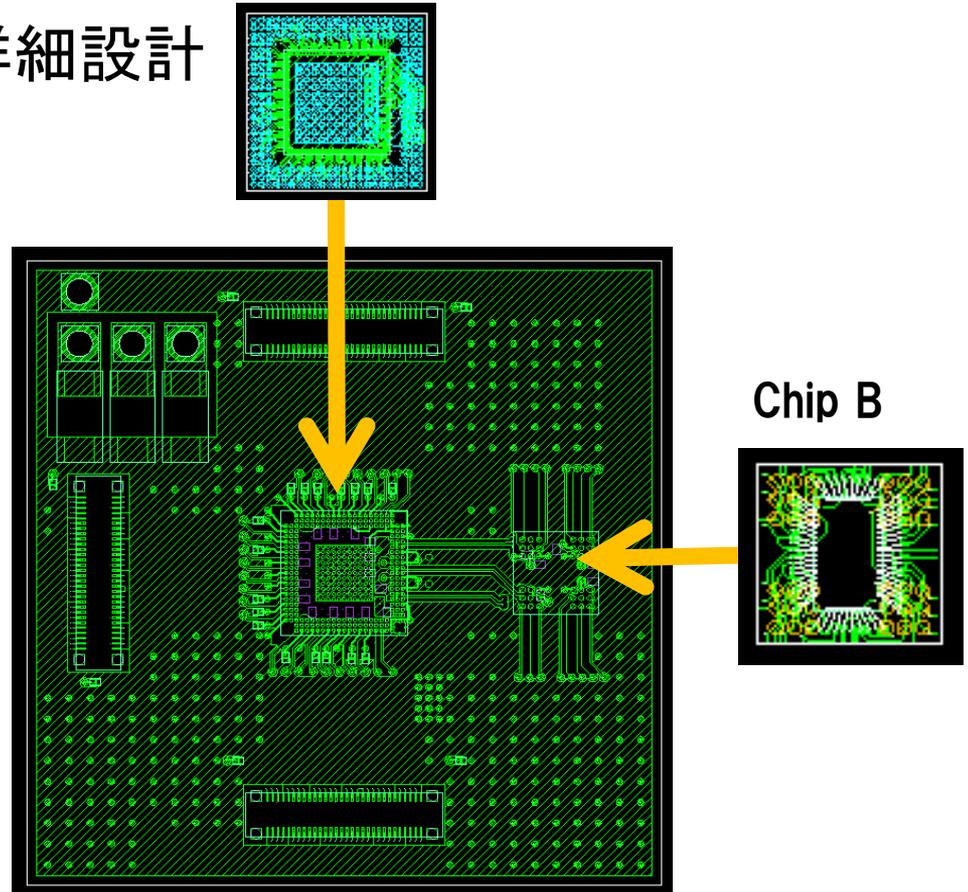


付録B 冊子図2: LPB-WGによる設計事例

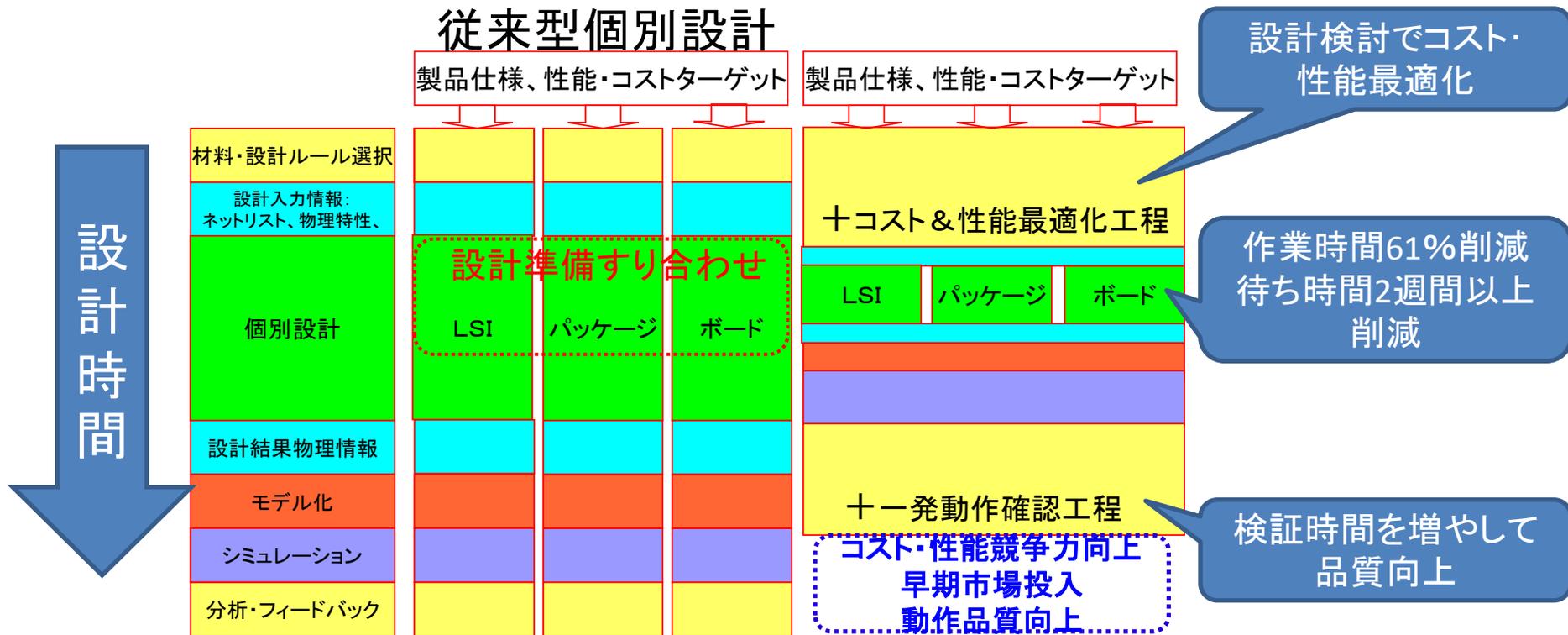
構想設計

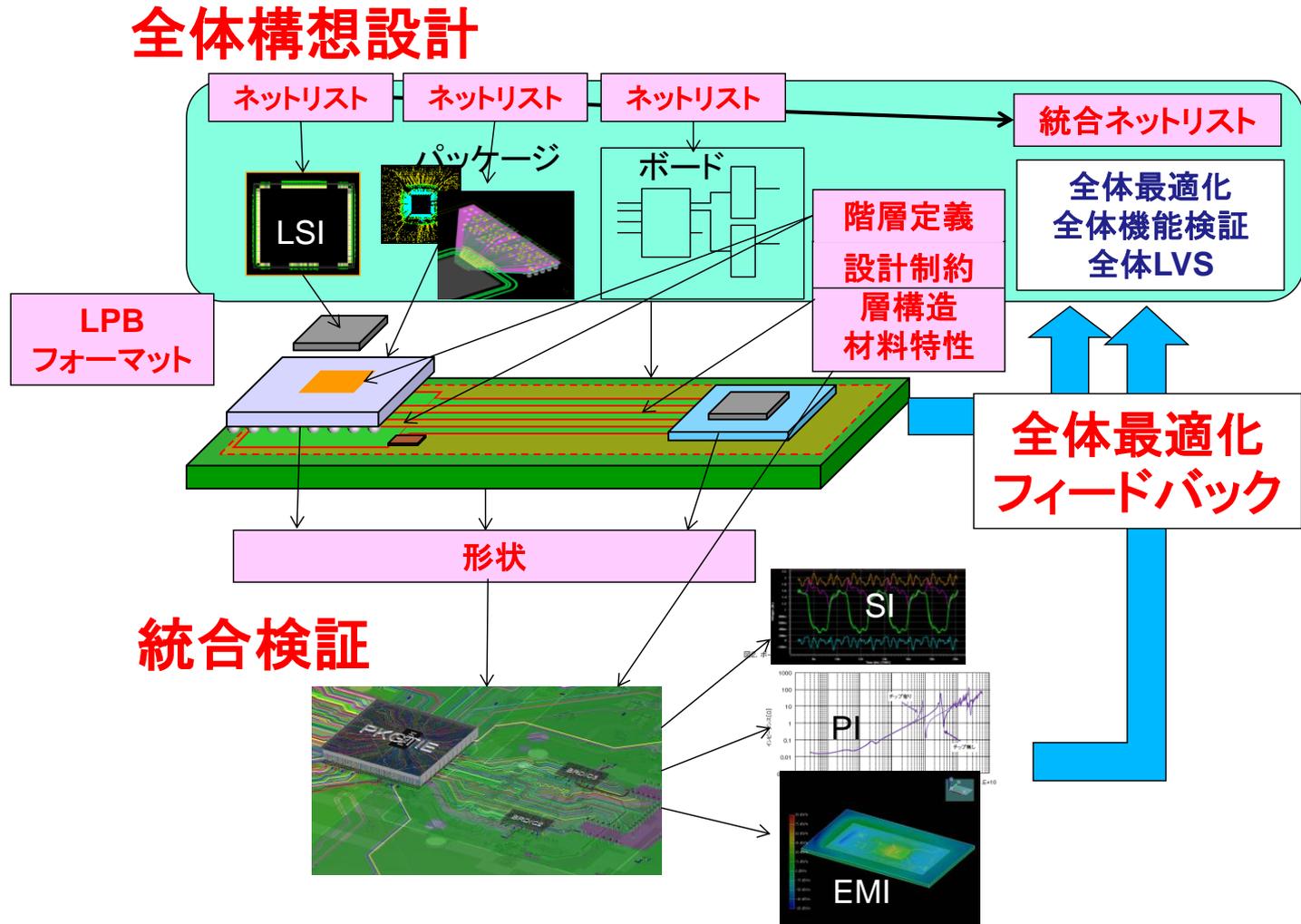


詳細設計



付録C 冊子図3:LPB標準フォーマットによる効果





付録E 冊子図5: LPB標準フォーマットが使われる場所

